

GIF-1001 Ordinateurs: Structure et Applications
Automne 2016
Examen final
19 décembre 2016
Durée: 170 minutes

Cet examen comporte 9 questions sur 12 pages (incluant celle-ci), comptabilisées sur un total de 64 points. L'examen compte pour 40% de la note totale pour la session. Assurez-vous d'avoir toutes les pages. Les règles suivantes s'appliquent:

- Vous avez droit à une feuille aide-mémoire 8.5×11 recto-verso, écrite à la main, ainsi qu'une calculatrice acceptée.
- Écrivez vos réponses dans le cahier bleu qui vous a été remis;
- L'annexe 1 (p. 12) contient une liste de conversion entre d'instructions ARM et de codes de conditions qui pourraient vous être utiles.

La table ci-dessous indique la distribution des points pour chaque question.

Question:	1	2	3	4	5	6	7	8	9	Total
Points:	5	10	8	10	6	9	5	4	7	64

Bonne chance!

1. (5 points) Répondez aux questions suivantes portant sur les interruptions.

Le vecteur d'interruption ARM est le suivant:

- (a) (1 point) À quel moment peut survenir une interruption?

Solution: À n'importe quel moment.

- (b) (1 point) Que se passe-t-il avec le programme principal lorsqu'une interruption survient?

Solution: Il est suspendu jusqu'à la fin de l'interruption.

- (c) (1 point) Lorsqu'une interruption survient, comment le processeur sait-il quelle routine doit être exécutée?

Solution: Il saute à une certaine adresse de la table des vecteurs d'interruption qui va contenir un branch vers la routine de service de cette interruption.

- (d) (1 point) Si une interruption de basse priorité survient pendant l'exécution de la routine de service d'une interruption de haute priorité, que se passera-t-il?

Solution: L'interruption de basse priorité sera mise en attente et s'exécutera lorsque l'interruption de haute priorité sera terminée.

- (e) (1 point) Si une interruption de haute priorité survient pendant l'exécution de la routine de service d'une interruption de basse priorité, que se passera-t-il?

Solution: L'interruption de haute priorité va interrompre l'exécution de l'interruption de basse priorité qui se terminera lorsque l'interruption de haute priorité sera terminée.

2. (10 points) Les processus de la table 1 sont admis, dans l'ordre.

Nom	Temps d'admission (quanta)	Durée (quanta)	Priorité
P1	0,0	2	D (basse)
P2	0,5	3	B
P3	0,7	4	B
P4	1,2	1	A (haute)

Table 1: Processus pour la question 2.

Pour les questions suivantes, indiquez quel processus sera exécuté à chaque quantum de temps pour l'algorithme spécifié. Si deux processus sont équivalents, commencez par celui qui a été admis en premier.

- (a) (1 point) Premier arrivé, premier servi.

Solution: P1-P1-P2-P2-P2-P3-P3-P3-P3-P4

- (b) (3 points) Plus court d'abord.

Solution: P1-P1-P4-P2-P2-P2-P3-P3-P3

- (c) (3 points) Tourniquet.

Solution: P1-P2-P3-P4-P1-P2-P3-P2-P3-P3

- (d) (3 points) Priorité et tourniquet. Cet algorithme exécute le processus le plus prioritaire en premier. S'il y a plus qu'un processus ayant le même niveau de priorité, ceux-ci sont ordonnancés avec l'algorithme du tourniquet.

Solution: P1-P2-P4-P3-P2-P3-P2-P3-P3-P1

3. (8 points) Dans un système avec mémoire paginée où:

- les pages ont une taille de 64Ko;
- la taille de la mémoire virtuelle est de 32Mo;
- la taille de la mémoire physique est de 16Mo;
- les pages qui ne figurent pas dans le tableau ci-dessous ne sont pas chargées en mémoire.

Page	Trame
0x00	0x00
0x01	0xC4
0x02	0xCF
0x03	0x06
0x04	0x09
0x05	0x38
⋮	⋮
0x07	0xFC
⋮	⋮
0x11	0xBA
0x12	0xB0
0x13	0xAA
0x14	0xA1
⋮	⋮
0x120	0x24
0x121	0x97
0x122	0x92
0x123	0x50
⋮	⋮

(a) (1 point) Quel est le nombre maximum de pages dans une table de pages pour ce système?

Solution: Le nombre total de pages est de $\frac{32\text{Mo}}{64\text{Ko}} = \frac{2^{25}}{2^{16}} = 2^9$.
512 pages.

(b) (1 point) Quel est le nombre de trames (*frames*) dans ce système?

Solution: Le nombre total de trames est de $\frac{16\text{Mo}}{64\text{Ko}} = \frac{2^{24}}{2^{16}} = 2^8$.
256 trames.

(c) (2 points) Si une table des pages stocke uniquement le numéro de trame pour chaque page, quelle est la taille totale de la table des pages? Écrivez votre réponse en kilo-octets (Ko).

Solution: Nous avons besoin de 8 bits pour chaque numéro de trame et il y a 512 pages. Il faut donc 512 octets soit 0,5 Ko.

(d) (2 points) Traduisez l'adresse virtuelle 0x0012345 en adresse physique en utilisant la table des pages ci-haut. Écrivez clairement votre démarche.

Solution: L'adresse virtuelle 0x0012345 est séparée en deux: 1) les 16 LSB pour l'offset 0x2345 2) le reste pour le numéro de page 0x01.
Le numéro de trame correspondant à la page 0x1 est 0xC4, donc l'adresse résultante est 0xC42345.

- (e) (1 point) Dans un processeur ARM, quelle composante s'occupe de faire cette traduction?

Solution: Le MMU, Memory Management Unit.

- (f) (1 point) Aux yeux d'un processus, qu'elle est la première et la dernière adresse qu'il peut accéder?

Solution: 0x0 et 0x1FFFFFFF.

4. (10 points) Un système possède les caractéristiques suivantes:

- une seule cache (L1) de type «write-back»;
- la cache stocke des blocs contenant 8 mots;
- le temps d'accès à un mot en cache L1 est de 1ns;
- la cache ne possède aucun bloc vide.

Ce système est illustré dans la figure 1:

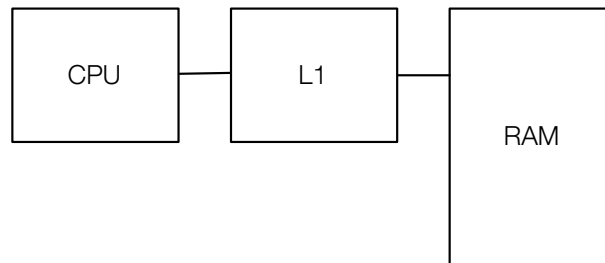


Figure 1: Système à une cache pour la question 4

Répondez aux questions suivantes portant sur ce système.

- (a) (4 points) Décrivez les étapes nécessaires à la *lecture* du premier mot d'un bloc qui n'est *pas* présent en cache.

Solution: Le bloc n'est pas présent en cache, nous avons donc un «miss». Il nous faut donc:

1. Trouver un bloc à remplacer en cache (par exemple grâce à l'algorithme LRU), on trouvera l'un des blocs vide;
2. Si le bloc est dirty, le copier vers la RAM.
3. Copier le bloc présent en RAM vers le bloc en cache;
4. Retourner le premier mot du bloc en question au CPU.

- (b) (2 points) Décrivez les étapes nécessaires à l'*écriture* du deuxième mot présent dans le même bloc qu'en (a) après que les étapes de (a) aient eu lieu.

Solution: Le bloc est présent en cache, nous avons donc un «hit». Il nous faut donc:

1. Écrire le mot dans le deuxième emplacement du bloc en cache;
2. Marquer le bloc comme «dirty».

Afin d'améliorer les performances du système, on décide de lui rajouter une deuxième cache (L2), située entre la cache existante (L1) et la mémoire principale (RAM), tel qu'illustré dans la figure 2.

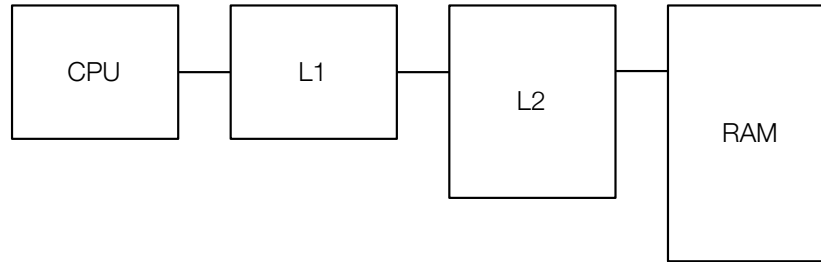


Figure 2: Système à deux caches pour la question 4.

- (c) Sachant que le temps de transfert d'un bloc en RAM vers L2 prend 50ns et que le temps de transfert d'un bloc en L2 vers L1 prend 10ns, calculez le temps total d'accès aux 8 mots d'un même bloc lorsque:
- (2 points) Le bloc est en RAM mais n'est pas en cache.

Solution: Le bloc doit être préalablement transféré de la RAM vers L2 (50ns), et de L2 vers L1 (10ns). Ensuite, on lit les 8 mots directement en L1: $50\text{ns} + 10\text{ns} + 8 \times 1\text{ns} = 68\text{ns}$.

- (1 point) Le bloc est en cache L2 mais n'est pas en cache L1;

Solution: Le bloc doit être préalablement transféré en cache L1 à partir de la cache L2. Cela prend 10ns. Ensuite, on lit les 8 mots directement en L1: $10\text{ns} + 8 \times 1\text{ns} = 18\text{ns}$.

- (1 point) Le bloc est en cache L1;

Solution: Comme le bloc est en L1, on n'a qu'à lire les 8 mots directement en L1: $8 \times 1\text{ns} = 8\text{ns}$.

5. (6 points) Suite à votre réussite du cours GIF-1001, vous avez été engagé pour améliorer le code assembleur d'une entreprise spécialisée dans le rendu graphique haute performance.

En lisant le code de l'entreprise, vous êtes tombés sur la section suivante:

```

1 ; Demande a la carte graphique de recevoir une nouvelle trame de donnees
2 LDR R0, =CtrlStartTxRx
3 MOV R1, #1
4 STR R1, [R0] ;Debut le transfert en mettant 1 dans CtrlStartTxRx
5
6 ; Attend que la carte graphique soit prete a recevoir les donnees
7 LDR R0,=EtatDeLaCarteGraphique
8 AttendIci:
9 LDR R1, [R0] ;Lit l'etat de la carte graphique
10 TST R1, #1 ;Le bit 0 a 1 indique que pret
11 BNE AttendIci ;Si pas pret, reverifie
12
13 ;Transfert de donnees avec une boucle, par bonds de 4
14 LDR R0, =AdresseSourceDeMemoire
15 LDR R4, =AdresseDestinationDePeripherique
16 LDR R5, TailleDesDonnees
17 MOV R1, #0 ;Compteur de boucle
18 TransfertMemoireCarteGraphique:
19 LDR R2, [R0,R1] ;Lecture d'un mot de memoire
20 STR R2, [R4,R1] ;Ecriture d'un mot de carte graphique
21 ADD R1, R1, #4 ;Passe au mot suivant
22 CMP R1, R5 ;Transfert fini?
23 BNE TransfertMemoireCarteGraphique

```

- (a) (3 points) Décrivez deux stratégies qui pourraient être utilisées pour optimiser l'utilisation du temps de processeur en faisant référence aux lignes de code appropriées.

Solution: Le programme fait de l'attente active aux lignes 7 à 10 et nous pourrions utiliser une interruption à la place.
Le transfert de données manuel aux lignes 14 à 19 pourrait être remplacé par l'utilisation d'un engin DMA.

- (b) (3 points) Pour chacune des stratégies que vous avez donné, expliquez dans quel cas il serait contre-indiqué de l'utiliser.

Solution: Interruption:

1. Si la carte graphique est toujours prête immédiatement ou dans un délai très court.
2. S'il n'y a pas de ligne d'interruption de libre

DMA:

1. Si taille des données est très petite.

6. (9 points) Vous avez connecté votre ordinateur à un ordinateur embarqué en utilisant un port

série qui emploie le protocole RS-232 avec les caractéristiques suivantes:

- 115200 baud
- 8 bits par mot
- aucune parité
- 1 bit d'arrêt

- (a) (2 points) Vous désirez transférer un fichier de 5 Mo à l'ordinateur embarqué. Combien de temps cela prendra-t-il? Donnez votre réponse à la seconde près.

Solution: Sachant qu'il y aura 1 start bit et 1 stop bit par octet, il sera donc possible de transmettre 11520 octets par seconde.
C'est donc dire qu'il faudra 455 secondes

- (b) (3 points) Quels sont les fils essentiels (au minimum) qui devront relier les deux ordinateurs?

Solution: Trois: RX, TX et Ground.

- (c) Vous allez bientôt déménager dans la ville de Megaton, un endroit où il y a énormément de bruit électromagnétique.

- i. (2 points) De quelle façon pourriez vous modifier les caractéristiques du protocole pour vérifier si le bruit électromagnétique affecte vos transmissions?

Solution: Ajouter un bit de parité.

- ii. (2 points) Suite à vos expérimentations, vous avez déterminé que le bruit électromagnétique crée énormément d'erreurs. De quelle façon pourriez-vous régler le problème?

Solution: Utiliser une configuration différentielle comme le RS-422.

7. (5 points) Répondez à propos de la gestion des fichiers:

- (a) (1 point) Qu'est-ce qui détermine la taille minimale d'un fichier sur le disque?

Solution: La taille des clusters, un fichier occupe au minimum 1 cluster.

- (b) (1 point) Donnez un avantage d'avoir des clusters très petits?

Solution: Il y aura peu d'espace gaspillé.

- (c) (1 point) Donnez un avantage d'avoir des clusters très grands?

Solution: Il est plus rapide de lire un fichier qui n'occupe qu'un seul cluster que plusieurs clusters non contigus.

- (d) (2 points) Donnez un avantage et un inconvénient de l'allocation contiguë.

Solution: Avantage:

- Accéder au fichier est très simple.

Inconvénients:

- Si un fichier grandit trop il faudra le relocaliser.
- La fragmentation.

8. (4 points) Soit un système d'allocation chaînée avec les caractéristiques suivantes:

- Les clusters sont de 8 Ko et sont tous pleins
- Un cluster suivant égal à -1 indique que c'est le dernier cluster
- La table d'allocation suivante:

Cluster	Cluster suivant
0	-1
1	7
2	6
3	8
4	-1
5	1
6	4
7	5

(a) (2 points) Quelle est la taille du fichier qui débute au cluster 2?

Solution: 24 Ko.

(b) (2 points) Quel est le problème de cette table d'allocation?

Solution: Il y a une boucle formée par les clusters 1, 5 et 7.

9. (7 points) Répondez aux questions générales suivantes:

(a) (1 point) Qu'est-ce qui décide quel processus s'exécutera lors du prochain quanta?

Solution: L'ordonnanceur ou le scheduler.

(b) (1 point) Comment appelle-t-on la situation qui se produit lorsqu'un processus tente d'accéder à une page qui n'est pas en mémoire?

Solution: Une faute de page (page fault)

(c) (1 point) Lorsqu'une page ne se trouve pas en mémoire, où est-elle habituellement?

Solution: Sur le disque dur (dans une partition swap ou dans un swap file).

- (d) (1 point) En général, quelle page sera retirée de la mémoire lorsqu'on doit faire de la place pour une nouvelle page?

Solution: Celle qui n'a pas été utilisée depuis le plus longtemps (Least recently used).

- (e) (1 point) Identifiez deux (2) des quatre (4) fils qui constituent le câble USB et dites à quoi ils servent.

Solution:

- Vbus: Alimenter les périphériques
- D- et D+ : transport des données
- Gnd : la référence électrique

- (f) (1 point) Où est typiquement stocké le BIOS (soyez précis)?

Solution: Sur une mémoire CMOS sur la carte mère.

- (g) (1 point) Qu'est-ce que le BIOS va typiquement consulter pour savoir à qui donner le relais (soyez précis)?

Solution: Le Master Boot Record (MBR) sur le disque dur.

1 Annexe: Instructions ARM et codes de conditions

Instruction	Description
ADD Rd, Rs, Op1	$Rd \leftarrow Rs + Op1$
AND Rd, Rs, Op1	$Rd \leftarrow Rs \text{ AND } Op1$
ASR Rd, Rs, #imm	$Rd \leftarrow Rs / 2^{imm}$
Bcc Offset	PC \leftarrow PC + Offset, si cc est rencontré
BLcc Offset	Comme B, LR \leftarrow adresse de l'instruction suivante
CMP Rs, Op1	Change les drapeaux comme Rs - Op1
LDR Rd, [Rs, Op2]	$Rd \leftarrow Mem[Rs + Op2]$
LDR Rd, [Rs], Op2	$Rd \leftarrow Mem[Rs], Rs \leftarrow Rs + Op2$
LDR Rd, [Rs, Op2]!	$Rs \leftarrow Rs + Op2, Rd \leftarrow Mem[Rs]$
LSL Rd, Rs, #imm	$Rd \leftarrow Rs \times 2^{imm}$
MRS Rd, CPSR	$Rd \leftarrow CPSR$
MUL Rd, Rs, Op1	$Rd \leftarrow Rs \times Op1$
MVN Rd, Op1	$Rd \leftarrow !Op1$ (inverse les bits)
POP {Reg List}	Récupère la liste de registres sur la pile
PUSH {Reg List}	Met la liste de registres sur la pile
STR Rd, [Rs, Op2]	$Mem[Rs + Op2] \leftarrow Rd$
STR Rd, [Rs], Op2	$Mem[Rs] \leftarrow Rd, Rs \leftarrow Rs + Op2$
STR Rd, [Rs, Op2]!	$Rs \leftarrow Rs + Op2, Mem[Rs] \leftarrow Rd$
SUB Rd, Rs, Op1	$Rd \leftarrow Rs - Op1$

Table 2: Instructions ARM. Op1 dénote une opérande de type 1, et Op2 une opérande de type 2.

Code	Condition	Code	Condition
CS	Retenue (carry)	CC	Pas de retenue
EQ	Égalité	NE	Inégalité
VS	Débordement	VC	Pas de débordement
GT	Plus grand	LT	Plus petit
GE	Plus grand ou égal	LE	Plus petit ou égal
PL	Positif	MI	Négatif

Table 3: Codes de condition.