

**GIF-1001 Ordinateurs: Structure et Applications**  
**Exercices: Bus et adressage**

---

1. Qui contrôle le bus d'adresse? Le bus de données? Le bus de contrôle?
2. Quand le microprocesseur de votre ordinateur ira-t-il lire une instruction de la mémoire? Quand le microprocesseur de votre ordinateur ira-t-il lire ou écrire une donnée de la mémoire?
3. Si un bus d'adresse a 5 lignes, un bus de donnée a 8 lignes et un bus de contrôle a deux lignes (lecture et écriture), combien de bits peuvent être adressés et lus/écrits par ces bus?
4. Quelle est la séquence d'opération effectuée par le CPU pour
  - (a) lire une donnée en mémoire?
  - (b) lire une instruction en mémoire?
  - (c) écrire une donnée en mémoire?
5. Qu'est-ce qu'un ALU et quel est son rôle?
6. Qu'est-ce qu'un registre?
7. Pourquoi un port d'entrée utilise-t-il des buffers "tri-state"?
8. Soit une instruction de langage machine qui permet de transférer (écrire) la valeur  $E7_h$  à l'adresse mémoire  $148_h$ . Au moment où cette instruction est exécutée, indiquez la valeur binaire présente sur le bus d'adresse, sur le bus de données et indiquez le signal de contrôle actionné sur le bus de contrôle.
9. À quoi sert le décodeur d'adresse sur le bus d'un système ordinateur?
10. Supposons le système illustré en figure 1.

Dans ce système, un bus d'adresse de 5 lignes permet d'accéder à 32 adresses différentes. Les adresses 8 à 15 accèdent à la mémoire 1, car A3 active cette dernière. Les adresses 16 à 23 accèdent à la mémoire 2, car A4 active cette dernière. Les mémoires, le CPU et le bus de donnée ont 8 bits. Par ailleurs, il existe deux lignes formant le bus de contrôle : "Read memory" et "Write memory". Ces lignes permettent de lire ou écrire en mémoire.

Le CPU possède au moins les registres R1, R2, IR, PC et MAR. Les registres R1 et R2 sont équivalents à des variables 8 bits utilisées pour différentes opérations arithmétiques, logiques ou autres. Le registre IR contient l'instruction en cours d'exécution. Le registre PC détermine quelle sera la prochaine instruction exécutée par le CPU. Il est incrémenté automatiquement à la fin d'une instruction, sauf pour l'instruction JMP. Finalement, le registre MAR fixe la valeur des lignes d'adresse du CPU. Si ce registre contient 5 par exemple, A0 et A2 seront à "1" et A1, A3 et A4 seront à "0".

Le CPU est capable d'exécuter plusieurs instructions : il peut mettre le contenu d'une case mémoire dans un registre et vice versa, il additionner des registres, il peut mettre des constantes dans un registre, il peut effectuer des sauts inconditionnels (l'instruction JMP change la valeur du PC, i.e. JMP 12 équivaut à  $PC = 12!$ ), etc.

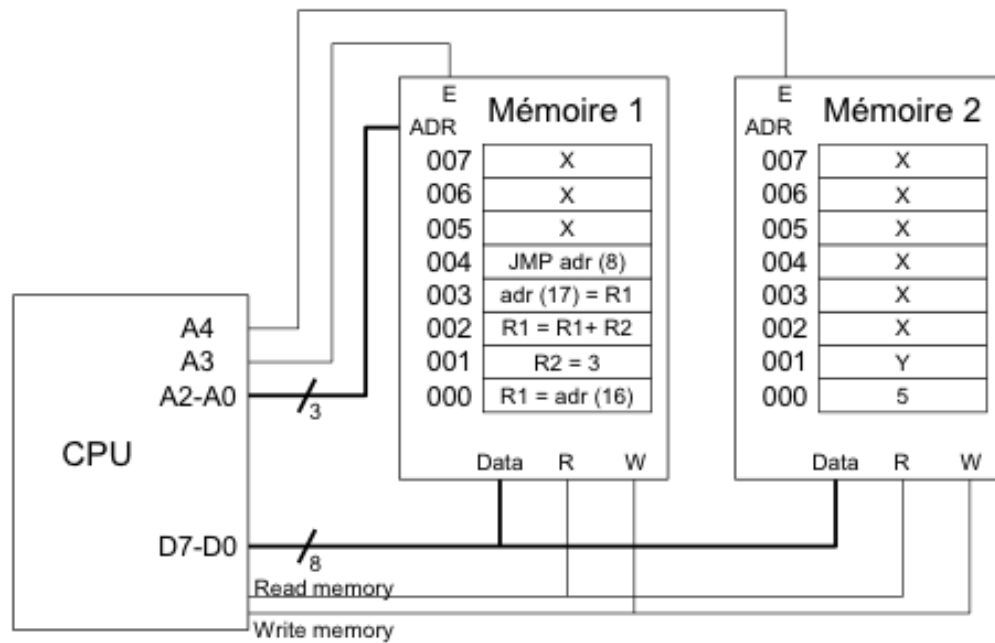


Figure 1: Système pour la question 10

Sachant que la valeur initiale de PC est 8 et que le CPU exécute une instruction par coup d'horloge, décrivez ce que fera cet ordinateur dans les prochains coups d'horloge. Dites quelles seront les valeurs des bus (contrôle, données, adresse), des registres et des cases mémoire.

Pour vous aider, voici les premières étapes:

Fetch instruction 1 :

- PC vaut 8
- MAR est mis à 8
- La ligne Read Memory est activée (pour aller chercher une instruction!)
- L'instruction  $R1 = \text{adr}(16)$  apparaît sur le bus de données et elle est mise dans IR.

Le CPU exécute l'instruction 1 :

- Le MAR est mis à 16
- La ligne Read Memory est activée (pour aller chercher une donnée!)
- 5 apparaît sur le bus de données
- 5 est mis dans R1
- PC est incrémenté, il vaut 9 maintenant.